

특 2000-0007601

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
G09G 3/28

(11) 공개번호 특2000-0007601  
(43) 공개일자 2000년02월07일

(21) 출원번호	10-1998-0027018
(22) 출원일자	1998년07월04일
(71) 출원인	엘지전자 주식회사 구자홍 서울특별시 영등포구 여의도동 20번지
(72) 발명자	문성학 경기도 군포시 산본2동 개나리아파트 1325-102
(74) 대리인	김영호

심사청구 : 있음

(54) 플라즈마 디스플레이 패널 구동방법 및 장치

요약

본 발명은 플라즈마 디스플레이 패널의 구동방법에 관한 것이다.

본 발명에 따른 플라즈마 디스플레이 패널의 구동방법은 유지전극쌍을 분할하여 어드레스 구동과 유지구동을 교번적으로 수행한다.

이에따라 본 발명에 따른 플라즈마 디스플레이 패널의 구동방법은 플라즈마 디스플레이 패널의 휘도를 향상시킴과 아울러, EMI와 전력소모를 줄이게 된다.

도표도

도8

영세서

도면의 간단한 설명

도 1은 종래기술에 따른 플라즈마 디스플레이 패널의 구동장치를 도시한 도면.

도 2는 종래의 ADS파형을 도시한 도면.

도 3은 본 발명에 따른 플라즈마 디스플레이 패널 구동장치를 개략적으로 도시한 도면.

도 4는 종래의 ADS와 본 발명의 ADS를 비교하여 도시한 도면.

도 5는 도 4의 특정비트의 주변을 확대하여 도시한 도면.

도 6은 도 3의 홀수라인에 공급되는 ADS파형을 도시한 도면.

도 7은 도 3의 짝수라인에 공급되는 ADS파형을 도시한 도면.

도 8은 본 발명의 제1 실시예에 따른 서스테인 펄스의 파형을 도시한 도면.

도 9는 주사/유지 전극 및 공통유지 전극에서의 전류패스를 모식적으로 도시한 도면.

도 10은 도 3의 주사/유지 구동부와 공통유지 구동부를 상세하게 도시한 도면.

도 11은 본 발명의 제2 실시예에 따른 서스테인 펄스의 파형을 도시한 도면.

도 12는 도 12의 서스테인 펄스가 공급될 때 도 3에 도시된 유지전극에서의 전류패스를 도시한 도면.

도 13은 본 발명에 따른 주사방식의 예들을 도시한 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2 : 주사/유지전극 구동부 4 : 공통유지 전극 구동부

6,16,6',16' : 제1 및 제2 어드레스 구동부

12,12' : 제1 및 제2 주사/유지 구동부

14,14' : 제1 및 제2 공통유지 구동부

18 : 메모리 컨트롤러 20 : 타이밍 컨트롤러

22 : 블록 메모리맵 24 : 플라즈마 디스플레이 패널

S1 내지 S8 : 제1 내지 제8 스위치

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 평면 표시장치에 관한 것으로, 특히 플라즈마 디스플레이 패널의 구동방법 및 장치에 관한 것이다.

최근, 액정표시장치(Liquid Crystal Display; 이하 "LCD"라 함), 전계방출 표시장치(Field Emission Display; 이하 "FED"라 함) 및 플라즈마 디스플레이 패널(Plasma Display Panel; 이하 "PDP"라 함)등의 평면 표시장치가 활발히 개발되고 있으며, 이들중 PDP는 단순구조에 의한 제작의 용이성, 고휘도 및 고발광 효율의 우수, 메모리 기능 및 160. 이상의 광시야각을 갖는 점과 아울러 40 인치이상의 대화면을 구현할수 있는 장점을 가지고 있다. 상기 PDP는 화소를 구성하는 셀(Cell)의 수직 및 수평 전극 사이에 인가되는 전압조절을 통하여 방전을 일으키며, 방전된 빛의 양은 셀 내에서의 방전시간의 길이를 변화시켜서 조절한다. 다시 말하여, PDP는 각각의 셀의 수직 및 수평 전극에 디지털 영상 신호를 입력시키기 위한 라이트(Write) 펄스, 주사를 위한 스캔(Scan) 펄스, 방전을 유지시켜 주기 위한 서스테인(Sustain) 펄스 및 방전된 셀의 방전을 중지시키기 위한 소거(Erase) 펄스가 인가됨으로써, 매트릭스(Matrix) 형태로 구동되게 된다. 여기서, 영상표시를 위해 필요한 단계적인 밝기, 즉 계조(Gray Scale)는 한 프레임의 화면이 표시되는 시간(NTSC TV 신호인 경우 16.67ms) 내에서 개개의 셀이 방전되는 시간의 길이를 서로 다르게 구현시킴으로써 표현하고 있다. 영상의 차이를 나타내는 콘트라스트(Contrast)는 조명 등과 같은 배경의 밝기와 휘도에 의해 결정이 되는데, 이 콘트라스트 증가를 위해서는 배경을 어둡게 하여야 할 뿐만 아니라 휘도 또한 증가시킬 필요가 있다. 이러한 PDP는 통상 구동방식에 따라 크게 교류(AC) 방식과 직류(DC) 방식으로 대별되고 있다. 교류방식 PDP의 구동방법 중에서 ADS(Addressing Display Separated) 구동방법은 구현하고자 하는 계조에 따라 한 프레임(Frame)을 복수개의 서브필드(Sub Field)로 분할하여 구동하는 방식이다.

도 1을 참조하면, 종래기술에 따른 PDP는 유리기판에 수직방향으로 배치된 어드레스 전극(A)을 구동하는 제1 및 제2 어드레스 구동부(6,6')와, 유리기판에 수평방향으로 배치된 주사/유지 전극(Y)을 구동하는 주사/유지 구동부(2)와, 주사/유지 전극(Y)과 교번되도록 배치된 공통유지 전극(Z)을 구동하는 공통유지 구동부(4)를 구비한다. PDP는 상호 교번적으로 배치된 주사/유지 전극(Y) 및 공통유지 전극(Z)과 상기 주사/유지전극(Y) 및 공통유지 전극(Z)과 적교하게 배치된 제1 및 제2 어드레스 전극(A)으로 이루어진 M×N 화소 매트릭스로 구성되어 있다. 제1 어드레스 구동부(6)는 기수번째 X전극(예를들면, X<sub>1</sub>, X<sub>3</sub>, ..., X<sub>1-1</sub>, X<sub>1</sub>)에 접속되며, 제2 어드레스 구동부(6')는 우수번째 X전극(예를들면, X<sub>2</sub>, X<sub>4</sub>, ..., X<sub>1-2</sub>, X<sub>1</sub>)에 접속되어 있다. 주사/유지 구동부(2)는 M개의 주사/유지 전극(Y<sub>1</sub>, Y<sub>2</sub>, ..., Y<sub>M</sub>)에 접속되어 표시되는 라인에 선택적으로 전압을 공급하게 된다. 공통유지 구동부(4)는 M개의 공통유지 전극(Z<sub>1</sub>, Z<sub>2</sub>, ..., Z<sub>M</sub>)에 공통으로 접속되어 모든 Z 전극들에 동일한 레벨을 갖는 전압을 공급하게 된다. 도 4의 (a)와 결부하여 PDP의 구동에 대해서 살펴보기로 한다. 도 4의 (a)를 참조하면, 통상 1/60 초(Second)의 시간이 주어지는 한 프레임이 8개의 서브필드로 구성되어 256계조의 화상을 구현하는 경우를 나타낸다. 각각의 서브필드는 어드레스 구간과 서스테인 구간으로 구성되어 있다. 각 서브필드의 어드레스 구간은 점등할 화소의 백전하를 축적시키는 구간이다. 이때, 어드레스 구간은 도 4의 (a)에서 사선으로 나타나 있다. 또한, 각 서브필드의 서스테인 구간은 상기 백전하에 서스테인 펄스를 인가하여 어드레스 방전이 일어난 셀에 대해서만 서스테인 방전을 일으켜 휘도의 상대치를 결정하는 구간이다. 통상 한 프레임은 서로다른 서스테인 구간을 갖는 8개의 서브필드가 모여 256계조를 구현하도록 이루어져 있으며 제1 서브필드(SF1) 내지 제8 서브필드(SF8)의 서스테인 구간은 휘도레벨의 상대치가 2<sup>1</sup>, 2<sup>2</sup>, ..., 2<sup>7</sup>, 2<sup>8</sup>의 비율이 되는 서스테인 펄스 수가 할당되어 있다. 상기 제1 서브필드(SF1) 내지 제8 서브필드(SF8)의 서스테인 구간에서 결정된 휘도의 조합에 의해 한 프레임의 계조를 구현하게 된다. 이를위해, Y 및 Z 서스테인 전극 사이에 서스테인 전압(V<sub>s</sub>) 펄스를 인가하여 어드레스 구간에서 점등된 셀의 내부에 형성된 백전하에 가산되어 서스테인 방전을 일으킴으로써 휘도의 상대치를 결정하게 된다. 한편, 한 프레임의 시간동안에서 어드레스 구간을 감하면 실제로 화면의 휘도를 결정하는 서스테인 구간이 되는데, 상기과 같이 어드레스 구간이 크게될수록 상대적으로 서스테인 구간은 짧아지게되므로 표시펄스수가 작아져 화면상에 표시되는 휘도의 최대치가 저하되는 문제점이 도출되고 있다. 예를들어 설명하면, 한 프레임의 시간이 16.67ms라 하고 한 프레임이 8개의 서브필드(즉, 256 그레이 스케일 구현시)로 구성된다고 가정하기로 한다. 또한, 1개의 서브필드를 구동하기 위해서는 어드레스 기간과 서스테인 기간으로 분리되는데 1라인을 어드레스 하는데 걸리는 시간을 3μs(대략 3.6μs)로 가정하고 480라인을 어드레스 하는데 걸리는 시간을 계산하면, 하나의 필드동안에 480×3μs는 1.44ms이고 한 프레임 동안에 1.44ms×8는 11.52ms이다. 즉, 한 프레임 동안에 어드레스 기간에 480라인을 주사하는데 걸리는 시간이 11.52ms이고 나머지 시간(즉, 5.15ms)이 리셋기간과 서스테인 기간이 되므로 한프레임의 시간은 16.67ms를 리셋기간과 서스테인 기간(즉, 5.15ms)으로 나누면 리셋기간과 서스테인 기간은 전체 한프레임의 시간의 30%가 되며, 이중 실제 서스테인 기간은 20~25%가 된다. 또한, PDP구동장치는 유지방전시에 전체 주사/유지 전극(Y<sub>1</sub>, Y<sub>2</sub>, ..., Y<sub>M</sub>) 및 공통유지전극(Z<sub>1</sub>, Z<sub>2</sub>, ..., Z<sub>M</sub>)이 어느 일방향으로 전류가 흐르게 되어 전자기방해(Electro-Magnetic Interference; 이하 "EMI"라 함), 소비전력이 증대되는 문제점이 도출되고 있다. 또한, PDP구동장치는 유지방전시 대전류가 유지전극상에 인가되기 때문에 대전류 용량에 대응할수 있는 부품들을 사용해야 하므로 제조원가를 상승시키는 문제점이 도출되고 있다.

#### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 플라즈마 디스플레이 패널의 구동방법 및 장치를 제공 하는데 있다.

### 발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 PDP구동방법은 유지전극쌍을 분할하여 어드레스 구동과 유지구동을 교번적으로 수행한다.

또한, 본 발명에 따른 다른 PDP구동방법은 유지전극쌍에 공급되는 전류의 방향이 서로 다르도록 상기 유지전극쌍을 분할하여 유지구동을 수행한다.

또한, 본 발명에 따른 PDP 구동장치는 유지전극쌍과 어드레스 전극이 형성된 표시패널과, 유지전극쌍에 인가되는 전류의 방향이 서로 다르도록 상기 유지전극을 분할하여 구동하는 유지전극 구동수단을 구비한다.

상기 목적외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

도 3 내지 도 13을 참조하여 본 발명의 바람직한 실시예에 대하여 설명 하기로 한다.

도 3을 참조하면, 본 발명에 따른 플라스마 디스플레이 패널의 구동장치는, 입력된 영상정보를 필드별 비트 데이터로 정렬하는 메모리 컨트롤러(18)와, 필드별 비트 데이터를 PDP(24)의 상하로 나누어 재배열하는 블록 메모리 램부(22)와, PDP(24) 구동에 필요한 타이밍 제어신호를 공급하는 타이밍 컨트롤러(20)를 구비한다. 블록 메모리 램부(22)는 필드별 비트 데이터를 재배열하여 후술하는 제1 및 제2 어드레스 전극 구동부(16, 16')에 공급하게 된다. 타이밍 컨트롤러(20)에는 수직 및 수평 동기신호(H, V)가 입력되어 Y전극 및 Z전극을 구동하기 위한 타이밍 제어신호를 후술하는 제1 및 제2 주사/유지 전극 구동부(12, 12')와 제1 및 제2 공통유지 전극 구동부(14, 14')에 공급하게 된다.

또한, 본 발명에 따른 플라스마 디스플레이 패널의 구동장치는 타이밍 컨트롤러(20)의 출력단에 접속되어 기수번째 유지전극쌍을 구동하는 제1 주사/유지전극 구동부(12)와, 타이밍 컨트롤러(20)의 출력단에 접속되어 우수번째 유지전극쌍을 구동하는 제2 주사/유지전극 구동부(12')와, 타이밍 컨트롤러(20)의 출력단에 접속되어 기수번째 유지전극쌍을 구동하는 제1 공통유지 전극 구동부(14)와, 타이밍 컨트롤러(20)의 출력단에 접속되어 우수번째 유지전극쌍을 구동하는 제2 공통유지 전극 구동부(14')와, 블록 메모리 램부(22)의 출력단에 접속되어 기수번째 어드레스 전극쌍을 구동하는 제1 어드레스 전극 구동부(16)와, 블록 메모리 램부(22)의 출력단에 접속되어 우수번째 어드레스 전극쌍을 구동하는 제2 어드레스 전극 구동부(16')와, 기수번째 유지전극쌍과 우수번째 유지전극쌍이 분할 구동되는 PDP(24)를 구비한다. 제1 주사/유지전극 구동부(12)는 기수번째의 Y전극들(Y1, Y3, ..., Y479; 이하 "Y<sub>odd</sub>"라 함)에 접속되어 지며, 제2 주사/유지전극 구동부(12')는 우수번째 Y전극들(Y2, Y4, ..., Y480; 이하 "Y<sub>even</sub>"라 함)에 접속된다. 제1 공통유지 전극 구동부(14)는 기수번째 Z전극들(Z1, Z3, ..., Z479; 이하 "Z<sub>odd</sub>"라 함)에 공통으로 접속되어 지며, 제2 공통유지 전극 구동부(14')는 우수번째 Z전극들(Z2, Z4, ..., Z480; 이하 "Z<sub>even</sub>"라 함)에 공통으로 접속된다. 제1 어드레스 전극 구동부(16)는 기수번째 X전극들(X1, X3, ..., X1919; 이하 "X<sub>odd</sub>"라 함)에 접속되어 지며, 제2 어드레스 전극 구동부(16')는 우수번째 X전극들(X2, X4, ..., X1920; 이하 "X<sub>even</sub>"라 함)에 접속된다. PDP(24)는 하나의 화소가 Y전극과 Z전극의 유지전극쌍과 X전극의 어드레스 전극쌍으로 이루어 지는 M×N 화소 매트릭스로 배열되어 있다. 이때, PDP(24)의 좌측에는 Y<sub>odd</sub>전극 및 Z<sub>odd</sub>전극들이 형성되어 있으며 우측에는 Y<sub>even</sub>전극 및 Z<sub>even</sub>전극들이 형성되어 있다. 또한, PDP(24)의 상부에는 X<sub>odd</sub>전극들이 형성되어 있으며, 하부에는 X<sub>even</sub>전극들이 형성되어 있다.

이하, 본 발명에 따른 플라스마 디스플레이 패널의 구동장치의 동작에 대해서 살펴보기로 한다. 영상정보가 입력되면 메모리 컨트롤러(18)는 상기 영상정보를 필드별 비트 데이터로 정렬하여 블록 메모리 램부(22)에 입력시킨다. 블록 메모리 램부(22)는 필드별 비트 데이터를 홀수 라인과 짝수 라인으로 분리하여 재배열하게 된다. 또한, 블록 메모리 램부(22)는 각 필드의 데이터를 제1 어드레스전극 구동부(16)와 제2 어드레스전극 구동부(16')로 분할하여 공급한다. 이에따라, 한 서브필드 기간중에서 기수번째 240라인을 먼저 주사하고 유지방전시에는 Y<sub>odd</sub>과 Z<sub>odd</sub> 사이에서 교대로 면방전이 일어나게 된다. 이를 상세히 설명하면, 제1 어드레스전극 구동부(16)는 Y전극에 인가되는 주사펄스에 동기되어 자신에게 접속된 기수번째 X전극(X<sub>odd</sub>)에 해당 R, G, B 디지털 화소데이터를 공급하게 된다. 제1 주사/유지전극 구동부(12) 및 제1 공통유지 전극 구동부(14)는 어드레스기간(리셋기간 포함)중에 자신에게 접속된 기수번째 Y전극(Y<sub>odd</sub>) 및 기수번째 Z전극(Z<sub>odd</sub>)에 라이팅펄스 및 소거펄스를 순차적으로 공급하여 벽전하를 형성시킨후, 순차적으로 주사펄스를 공급하게 된다. 또한, 유지기간중에는 서스테인 펄스를 공급하여 화소셀들의 방전을 유지시킨다. 이 경우, 기수번째 240라인을 주사할동안 우수번째 240라인은 유지동작을 수행하게 되며 기수번째 240라인이 유지동작을 수행할 동안 우수번째 240라인을 주사하게 된다. 이어서, 한 서브필드 기간중에서 우수번째 240라인을 주사하고 유지방전시에는 Y<sub>even</sub>과 Z<sub>even</sub> 사이에서 교대로 면방전이 일어나게 된다. 이를 상세히 설명하면, 제2 어드레스전극 구동부(16')는 Y전극에 인가되는 주사펄스에 동기되어 자신에게 접속된 우수번째 X전극(X<sub>even</sub>)에 해당 R, G, B 디지털 화소데이터를 공급하게 된다. 제2 주사/유지전극 구동부(12') 및 제2 공통유지 전극 구동부(14')는 어드레스기간(리셋기간 포함)중에 자신에게 접속된 우수번째 Y전극(Y<sub>even</sub>) 및 우수번째 Z전극(Z<sub>even</sub>)에 라이팅펄스 및 소거펄스를 순차적으로 공급하여 벽전하를 형성시킨후, 순차적으로 주사펄스를 공급하게 된다. 또한, 유지기간중에는 서스테인 펄스를 공급하여 화소셀들의 방전을 유지시킨다. 즉, 하나의 서브필드 기간중 기수번째 240라인을 먼저 주사하고 유지방전시에는 Y<sub>odd</sub>과 Z<sub>odd</sub> 사이에서 교대로 면방전이 일어나게 된다. 이어서, 한 서브필드 기간중에서 우수번째 240라인을 주사하고 유지방전시에는 Y<sub>even</sub>과 Z<sub>even</sub> 사이에서 교대로 면방전이 일어나게 된다. 상기와 같은 방식에 의해 한 프레임기간중에 기수번째 240라인과 우수번째 240라인의 주사 및 유지동작이 교번적으로 진행되어 진다.

도 4를 참조하면, 종래의 ADS와 본 발명의 ADS를 비교하기 위한 한 프레임의 구성이 도시되어 있다. 도 4의 (a)에는 종래 ADS방식에 의한 한 프레임의 구성이 도시되어 있다. 한 프레임은 8개의 서브필드로 구성되어지며 각각의 서브필드기간에는 어드레스 기간과 유지기간으로 나누어진다. 상술한 바와같이, 유지기간은 어드레스기간보다 짧게 된다. 즉, 어드레스기간이 시스템 기간보다 매우 길게 된다. 도 4의 (b) 및 (c)에는 본 발명의 ADS방식에 의해 기수 라인과 우수 라인으로 나누어 지는 한 프레임의 구성이 각각 도시되어 있다. 도 5와 결부하여 이를 상세히 설명하기로 한다. 도 5는 도 4의 특정비트의 주변을 확대하여 도시한 도면이다. 기수라인과 우수라인을 주사하는 기간은 종래와 동일하지만 기수라인이 주사하는 동안에 우수라인은 유지동작을 수행하며, 기수라인이 유지동작을 수행하는 동안에 우수라인은 주사하도록하여 주사기간과 유지기간이 기수라인과 우수라인에서 교번적으로 동시에 진행하게 된다. 또한, 본 발명의 ADS방식의 시간이용율을 살펴보면, 어드레스 기간을  $3\mu s$ 라 할 때 기수라인의 어드레스기간 동안 주사하는 시간은  $3\mu s \times 240 = 0.7ms$ 가 되고 한 프레임 동안은  $0.7ms \times 8 = 5.6ms$ 이 된다. 기수라인의 유지기간은  $16.67ms - 5.6ms = 11.07ms$ 가 된다. 따라서 기수라인에 대한 시간이용율은 유지기간( $11.07ms$ )을 한 프레임시간( $16.67ms$ )으로 나눈  $66.4\%$ 가 된다. 우수라인에 대해서도 동일한 계산에 의해 우수라인에 대한 시간 이용률도  $66.4\%$ 가 된다. 이 경우, 기수변패 240라인을 주사하고 나머지 240라인은 우수변패 라인에서 구동한다. 즉, 기수라인이 주사할 때 우수라인은 유지동작을 수행한다. 반면에 기수라인이 유지동작을 수행할 때 우수라인은 주사를 하게 된다. 따라서, 전체적으로 볼때 기수라인의 유지기간은 종래의 유지기간에 비해 어드레스 기간의 절반에 해당하는 기간이 가산되어지며, 우수라인도 이와동일하다. 상기 기수라인 및 우수라인의 유지기간이 종래의 유지기간에 비해 길어지는 것에 대해서는 후술하기로 한다. 이로인해, 본 발명의 어드레스 기간은 종래의 어드레스 기간과 동일하지만 유지기간은 종래에 비해 2배이상 길어지게 된다. 즉, 한 프레임 동안에 기수라인과 우수라인은 교번적으로 진행되므로 한 프레임동안의 시간 이용률도  $66.4\%$ 가 되므로 종래의 시간 이용률( $30\%$ )의 2배 이상이 된다. 이로인해 본 발명에서는 시간 이용률이 종래에 비해 2배이상 증가하게 되므로 휘도가 향상된다.

도 6은 종래의 ADS방식의 구동파형을 도시한 도면이고, 도 7 및 도 8은 본 발명의 ADS방식의 기수라인 및 우수라인의 구동파형을 각각 도시한 도면이다. 도 6의 어드레스 기간의 1/2동안 도 7의 기수변패 240라인을 주사하고 나머지 어드레스 기간의 1/2동안에 유지동작을 수행하게 된다. 또한, 도 6의 어드레스 기간의 1/2동안에 도 8의 우수변패 라인은 이전 필드의 데이터를 유지하기 위해 유지동작을 수행하고 나머지 어드레스 기간의 1/2동안에 240라인을 주사하게 된다. 한편, 도 6의 유지기간 동안에 도 7 및 도 8의 기수라인 및 우수라인은 현재 필드의 유지동작을 수행하게 된다. 즉, 기수라인 및 우수라인의 유지기간은 종래의 유지기간에 비해 어드레스 기간의 절반에 해당하는 기간이 가산되어진다.

도 8은 도 3에 도시된 POP 구동장치에서 유지기간중에 인가되는 서스테인 필스의 파형도를 도시한 것이다. 도 9는 도 8의 서스테인 필스가 POP에 인가되는 전류패스를 모식적으로 도시한 것이다.

도 8 및 도 9를 참조하면,  $t_1$ 기간 동안에 기수라인에 인가되는 전류의 방향은  $V_{od}$ 에서  $Z_{od}$ 로 흐르게 되고, 동시에 우수라인에 인가되는 전류의 방향은  $Z_{e,od}$ 에서  $V_{e,od}$ 으로 흐르게 된다. 반면에  $t_2$ 기간 동안에 기수라인에 인가되는 전류의 방향은  $Z_{od}$ 에서  $V_{od}$ 로 흐르게 되고, 동시에 우수라인에 인가되는 전류의 방향은  $V_{e,od}$ 에서  $Z_{e,od}$ 으로 흐르게 된다. 도 10과 결부하여 이를 상세히 설명하면,  $t_1$ 기간 동안에는 제1 주사/유지전극 구동부(12)에서 제1 스위치(S1)를 온(On)시킴에 의해 서스테인 전압( $V_s$ )이  $V_{od}$ 에 공급되어 제1 패널 캐패시터( $Cp1$ )를 충전시키게 된다. 제1 공통유지 전극 구동부(14)에서 제4 스위치(S4)를 온 시킴에 의해 제1 패널 캐패시터( $Cp1$ )에 충전된 전압이 기저전위로 방전된다. 동시에 제2 공통유지 전극 구동부(14')에서 제7 스위치(S7)를 온 시킴에 의해 서스테인 전압( $V_s$ )이  $Z_{e,od}$ 에 공급되어 제2 패널 캐패시터( $Cp2$ )를 충전시키게 된다. 제2 주사/유지전극 구동부(12')에서 제6 스위치(S6)를 온 시킴에 의해 제2 패널 캐패시터( $Cp2$ )에 충전된 전압이 기저전위로 방전된다. 이때,  $t_1$  기간 동안에는 기수라인에 인가되는 전류는  $V_{od}$ 에서  $Z_{od}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $Z_{e,od}$ 에서  $V_{e,od}$ 으로 흐르게 된다. 상기  $V_{od}$  및  $Z_{e,od}$ 에 인가되는 전류를 I라고 하면,  $Z_{od}$  및  $V_{e,od}$ 에는 각각 240I의 전류가 흐르게 된다. 반면에  $t_2$ 기간 동안에는 제1 공통유지 전극 구동부(14)에서 제3 스위치(S3)를 온(On)시킴에 의해 서스테인 전압( $V_s$ )이  $Z_{od}$ 에 공급되어 제1 패널 캐패시터( $Cp1$ )를 충전시키게 된다. 제1 주사/유지전극 구동부(12)에서 제2 스위치(S2)를 온 시킴에 의해 제1 패널 캐패시터( $Cp1$ )에 충전된 전압이 기저전위로 방전된다. 동시에 제2 주사/유지전극 구동부(12')에서 제5 스위치(S5)를 온 시킴에 의해 서스테인 전압( $V_s$ )이  $V_{e,od}$ 에 공급되어 제2 패널 캐패시터( $Cp2$ )를 충전시키게 된다. 제2 공통유지전극 구동부(14')에서 제8 스위치(S8)를 온 시킴에 의해 제2 패널 캐패시터( $Cp2$ )에 충전된 전압이 기저전위로 방전된다. 이때,  $t_2$  기간 동안에는 기수라인에 인가되는 전류는  $Z_{od}$ 에서  $V_{od}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $V_{e,od}$ 에서  $Z_{e,od}$ 으로 흐르게 된다. 상기  $Z_{od}$  및  $V_{e,od}$ 에 인가되는 전류를 I라고 하면,  $V_{od}$  및  $Z_{e,od}$ 에는 각각 240I의 전류가 흐르게 된다. 한편, 도 9와 같은 서스테인 필스에서 위상이  $180^\circ$  다른 경우에도 유지전극쌍에 공급되는 전류가 종래보다 1/2 감소하게 되며 기수라인과 우수라인에 인가되는 전류의 방향은 서로 반대방향으로 된다. 이 경우,  $t_1$  기간 동안에는 기수라인에 인가되는 전류는  $Z_{od}$ 에서  $V_{od}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $V_{e,od}$ 에서  $Z_{e,od}$ 으로 흐르게 된다. 반면에  $t_2$  기간 동안에는 기수라인에 인가되는 전류는  $V_{od}$ 에서  $Z_{od}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $Z_{e,od}$ 에서  $V_{e,od}$ 으로 흐르게 된다.

한편, 종래의 POP구동장치에서 서스테인 기간동안 유지전극쌍에 인가되는 전류는  $t_1$ 동안에 Y전극에서 Z전극으로 흐르게 된다. 이때, Y전극에 인가되는 전류를 I라고 하면 Z전극에는 480I의 전류가 흐르게 된다. 반면에,  $t_2$ 동안에 전류는 Z전극에서 Y전극으로 흐르게 된다. 이때, Y전극에도 480I의 전류가 흐르게 된다. 따라서, 본 발명의 POP구동장치는  $t_1$  및  $t_2$  기간동안에 흐르는 전류가 종래보다 1/2 감소하게 된다. 또한, 인접한 기수라인과 우수라인에 인가되는 전류의 방향은 서로 반대방향으로 된다. 이에따라, POP구동장치는 유지방전시에 기수라인과 우수라인에 인가되는 전류의 방향이 서로 다르게 되어 EMI를 줄이게 된다. 또한,  $t_1$  및  $t_2$ 기간에 흐르는 전류를 1/2로 감소시켜 소비전력을 줄이게 된다.

도 11은 도 3에 도시된 POP 구동장치에서 유지기간중에 인가되는 서스테인 필스의 다른 실시예에 따른 파

형도를 도시한 것이다. 도 12는 도 11의 서스테인 펄스가 PDP에 인가되는 전류패스를 모식적으로 도시한 것이다.

도 11 및 도 12를 참조하면,  $t_1$ 기간 동안에 기수라인에 인가되는 전류의 방향은  $V_{odd}$ 에서  $Z_{odd}$ 로 흐르게 되고, 동시에 우수라인에 인가되는 전류의 방향은  $V_{e,n}$ 에서  $Z_{e,n}$ 으로 흐르게 된다. 반면에  $t_2$ 기간 동안에 기수라인에 인가되는 전류의 방향은  $Z_{odd}$ 에서  $V_{odd}$ 로 흐르게 되고, 동시에 우수라인에 인가되는 전류의 방향은  $Z_{e,n}$ 에서  $V_{e,n}$ 으로 흐르게 된다. 한편, 도 11과 같은 서스테인 펄스에서 위상이  $180^\circ$  다른 경우에도 유지전극쌍에 공급되는 전류가 증배보다 1/2 감소하게 되며 기수라인과 우수라인에 인가되는 전류의 방향은 서로 반대방향이 된다. 이 경우,  $t_1$  기간 동안에는 기수라인에 인가되는 전류는  $Z_{odd}$ 에서  $V_{odd}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $Z_{e,n}$ 에서  $V_{e,n}$ 으로 흐르게 된다. 반면에  $t_2$  기간 동안에는 기수라인에 인가되는 전류는  $V_{odd}$ 에서  $Z_{odd}$ 로 흐르게 되고 우수라인에 인가되는 전류는  $V_{e,n}$ 에서  $Z_{e,n}$ 으로 흐르게 된다. 상기 도 11 및 도 12에 대한 상세한 설명은 도 8 내지 도 10에서 충분히 기술되어 있으므로 생략하기로 한다.

도 13은 본 발명에 따른 ADS방식의 한 서브필드에서 어드레스 기간중에 스캔펄스가 주사되는 주사방식의 실시예들을 도시한 도면이다. 본 발명에서는 기수라인( $V_{odd}$ )과 우수라인( $V_{e,n}$ )으로 분리된 패널을 주사할 때 기수라인을  $t_1$ 동안 주사하고나 다음 우수라인을  $t_2$ 동안 주사하는 제1 방식과, 동시에 기수라인의 제1 라인과 우수라인의 제1 라인을 주사한다. 즉, 1라인의 위상차를 가지고 기수 및 우수라인을 동시에 주사하는 제2 방식으로 주사할 수도 있다. 도 13의 각 경우에 기수라인과 우수라인의 주사방식은 상기 2가지 방식으로 주사가 가능하다. 각 경우에서의 주사방식을 제1 방식에 대해서만 설명하기로 한다. 도 13의 (a)를 참조하면,  $t_1$ 동안 기수라인을 차례로 제1 라인(즉, Y1)에서 제 479라인(즉, Y479)까지 순차적으로 주사한 후,  $t_2$ 동안 우수라인을 차례로 제2 라인(즉, Y2)에서 제 480라인(즉, Y480)까지 순차적으로 주사하게 된다. 도 13의 (b)를 참조하면,  $t_1$ 동안 2분할된 기수라인의 상하 2라인을 제1 라인/제479 라인에서 제239 라인/제241 라인까지 순차적으로 주사한 후,  $t_2$ 동안 2분할된 우수라인의 상하 2라인을 제2 라인/제480 라인에서 제240 라인/제242 라인까지 순차적으로 주사하게 된다. 도 13의 (c)를 참조하면,  $t_1$ 동안 2분할된 기수라인의 상하 2라인을 제239 라인/제241 라인에서 제1 라인/제479 라인까지 순차적으로 주사한 후,  $t_2$ 동안 2분할된 우수라인의 상하 2라인을 제2 라인/제480 라인에서 제240 라인/제242 라인까지 순차적으로 주사하게 된다. 도 13의 (d)를 참조하면,  $t_1$ 동안 2분할된 기수라인의 상하 2라인을 제239 라인/제241 라인에서 제1 라인/제479 라인까지 순차적으로 주사한 후,  $t_2$ 동안 2분할된 우수라인의 상하 2라인을 제240 라인/제242 라인에서 제2 라인/제480 라인까지 순차적으로 주사하게 된다. 도 13의 (e)를 참조하면,  $t_1$ 동안 2분할된 기수라인의 상하 2라인을 제239 라인/제241 라인에서 제1 라인/제479 라인까지 순차적으로 주사한 후,  $t_2$ 동안 2분할된 우수라인의 상하 2라인을 제240 라인/제242 라인에서 제2 라인/제480 라인까지 순차적으로 주사하게 된다.

#### 발명의 효과

상술한 바와같이, 본 발명에 따른 PDP 구동장치는 유지방전시에 기수라인과 우수라인에 인가되는 전류의 방향이 서로 다르게 되어 EMI를 줄이게 될과 아울러, 전력소모를 줄일수 있는 장점이 있다.

또한, 본 발명에 따른 PDP구동방법은 한 프레임 동안에 기수라인과 우수라인은 교번적으로 유지동작을 수행하므로 휘도를 향상시킬수 있는 장점이 있다.

이상 설명한 내용을 통해 당업자 라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 저야만 할 것이다.

#### (57) 청구의 범위

##### 청구항 1

유지전극쌍을 분할하여 어드레스 구동과 유지구동을 교번적으로 수행하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

##### 청구항 2

제 1 항에 있어서,

상기 유지전극쌍을 기수라인과 우수라인으로 분할하여 구동하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

##### 청구항 3

제 2 항에 있어서,

상기 기수라인이 어드레스 구동하는 동안에 우수라인은 유지구동을 수행하고, 기수라인이 유지구동을 수행하는 동안에 우수라인은 어드레스 구동을 수행하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

##### 청구항 4

유지전극쌍에 공급되는 전류의 방향이 서로 다르도록 상기 유지전극쌍을 분할하여 유지구동을 수행하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

##### 청구항 5

제 4 항에 있어서,

상기 유지전극쌍을 기수라인과 우수라인으로 분할하여 구동하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

#### 청구항 6

제 5 항에 있어서,

상기 기수라인과 우수라인은 서로 다른 방향으로 전류가 인가되는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동방법.

#### 청구항 7

유지전극쌍과 어드레스 전극이 형성된 표시패널과,

상기 유지전극쌍에 인가되는 전류의 방향이 서로 다르도록 상기 유지전극을 분할하여 구동하는 유지전극 구동수단을 구비하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동장치.

#### 청구항 8

제 7 항에 있어서,

상기 어드레스 전극에 화상 데이터를 공급하는 어드레스 전극 구동수단과,

상기 어드레스 전극 구동수단에 입력된 화상 데이터를 필드별 비트 데이터로 재배열하여 공급하는 화상데이터 재배열수단과,

상기 유지전극 구동수단에 필요한 타이밍 제어신호들을 공급하는 타이밍 제어수단을 추가로 구비하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동장치.

#### 청구항 9

제 7 항에 있어서,

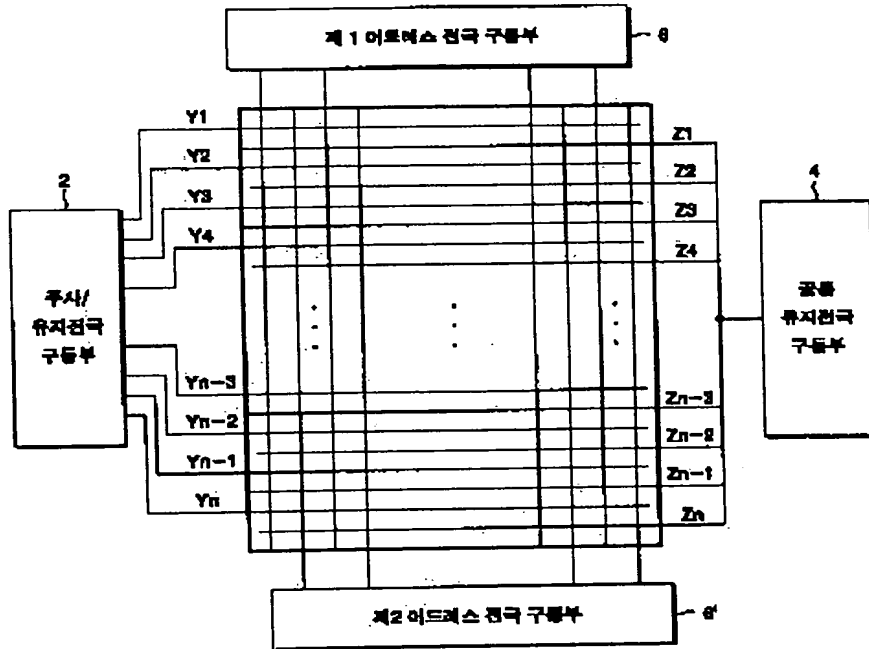
상기 유지전극 구동수단이

상기 유지전극쌍중 공통유지 전극들을 기수라인 및 우수라인으로 분할하여 구동하는 제1 및 제2 공통유지 전극 구동부와,

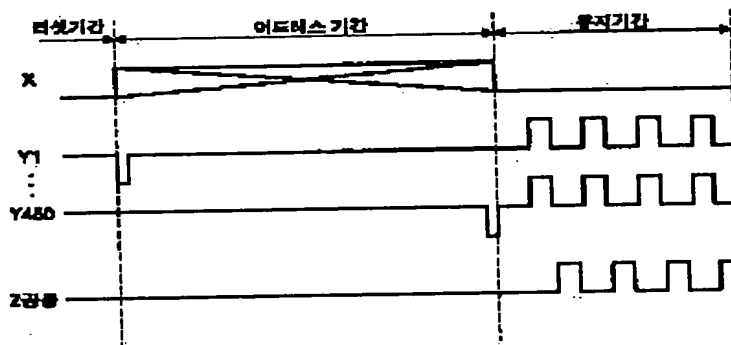
상기 유지전극쌍중 주사/유지전극들을 기수라인 및 우수라인으로 분할하여 구동하는 제1 및 제2 주사/유지전극 구동부를 구비하는 것을 특징으로 하는 플라스마 디스플레이 패널의 구동장치.

도면

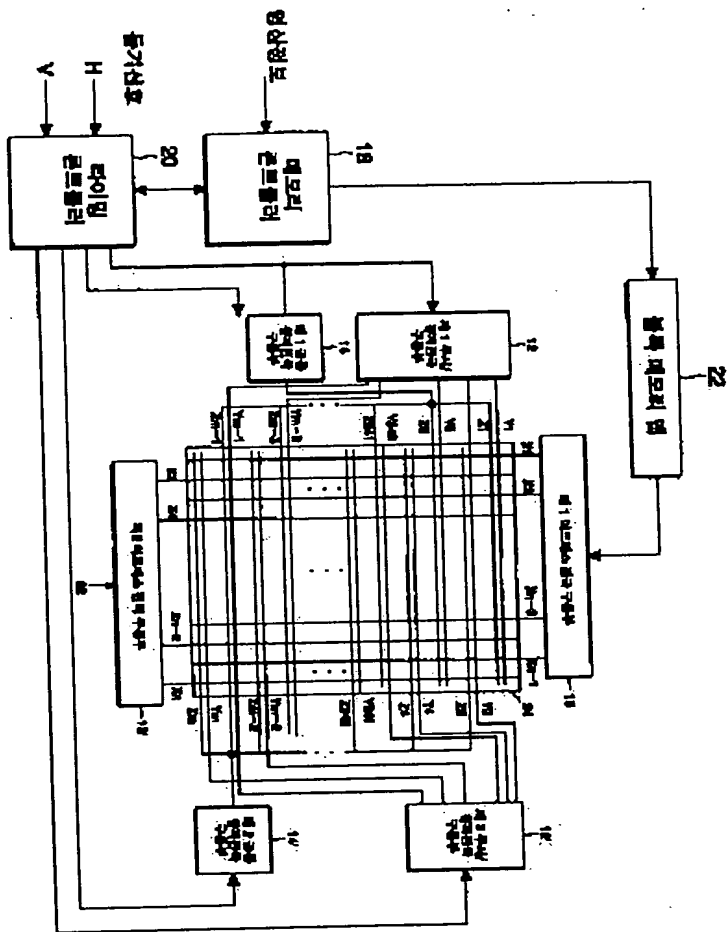
도면1



도면2

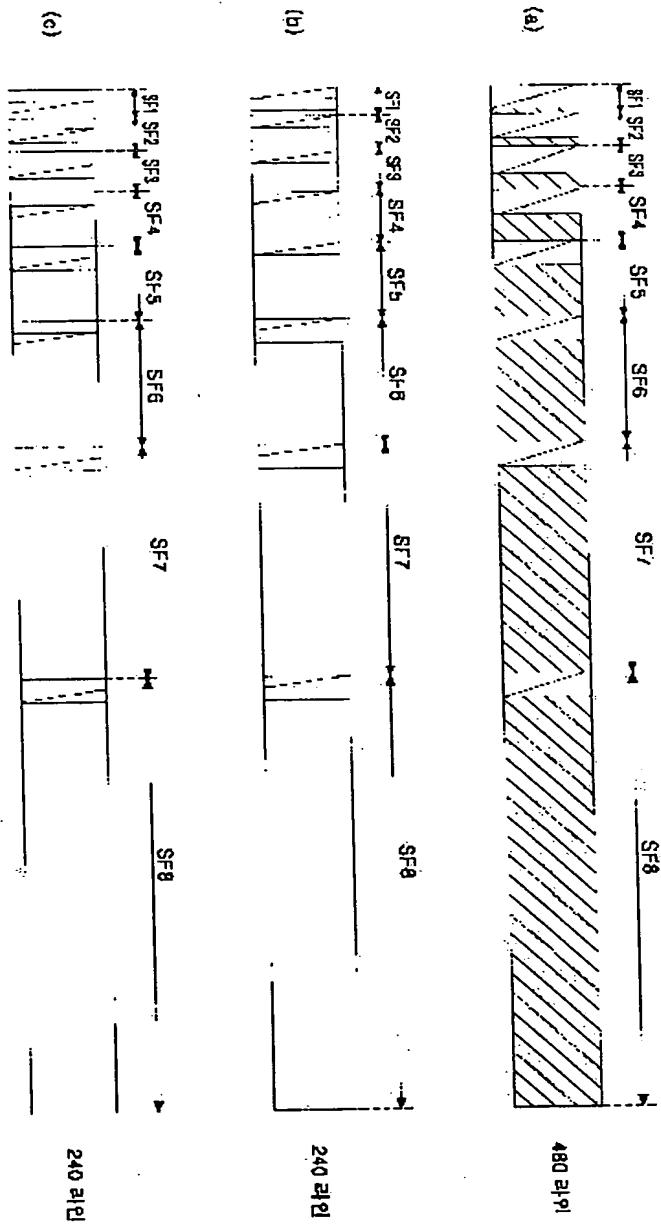


5043

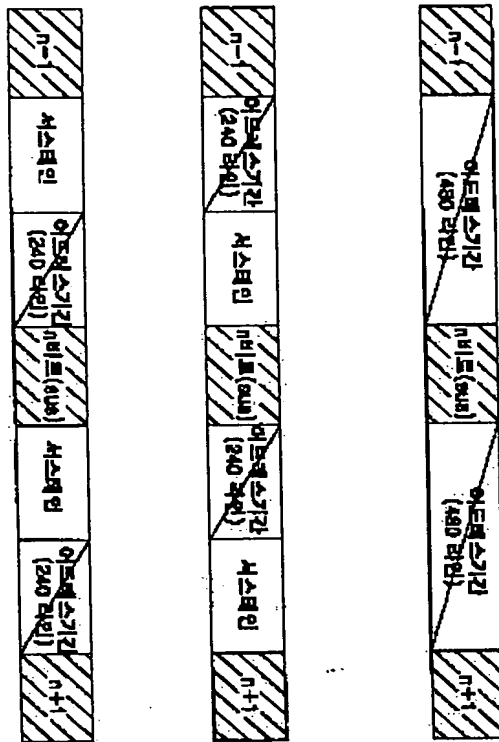




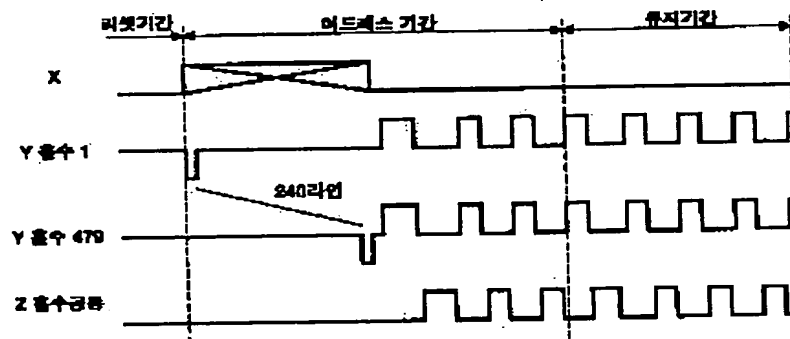
5.2.4



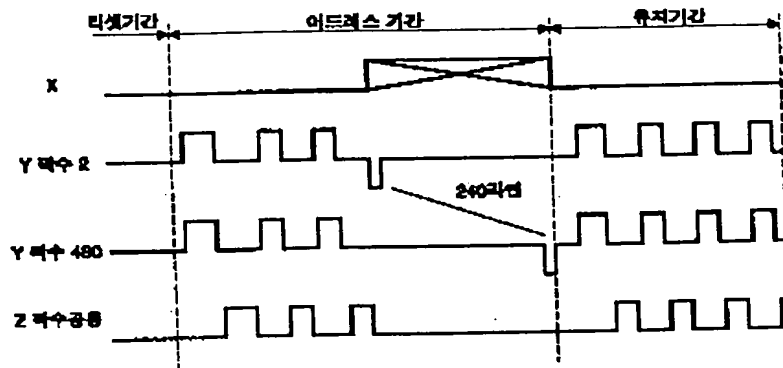
도면5



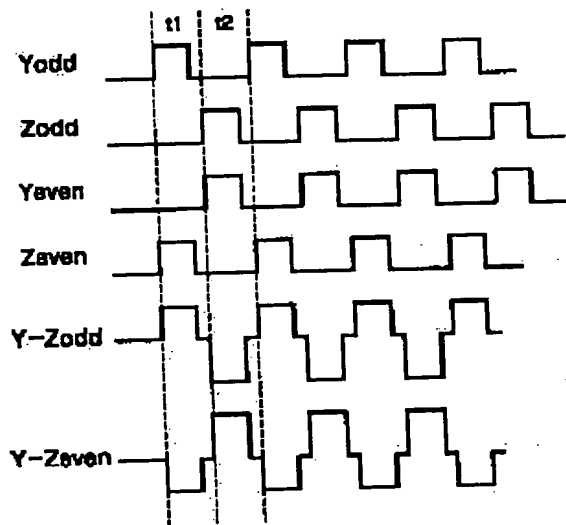
도면6



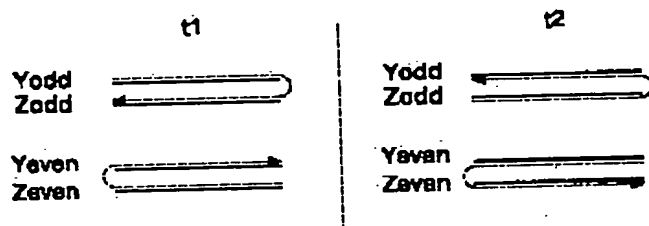
도면7



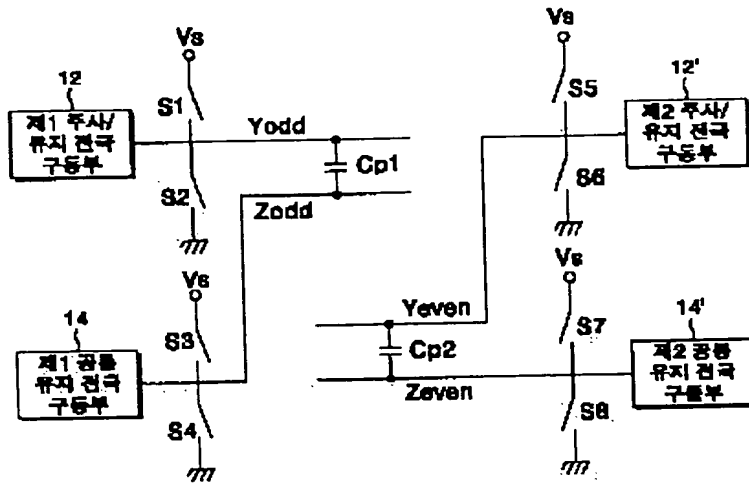
도면8



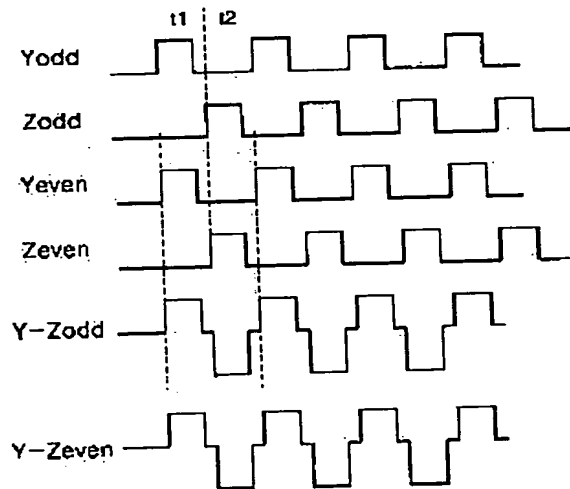
도면9



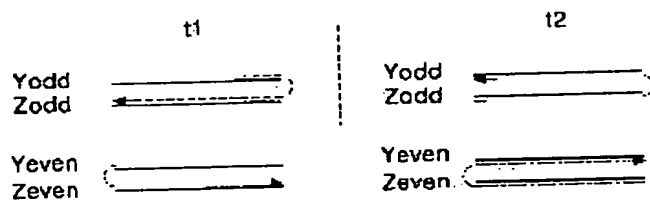
도면 10



도면 11



도면 12



도면 13

